

FORMATION OF THIN FILM PATTERN

W 2 9 1 0 - 0 1

Patent number: JP1072163

Publication date: 1989-03-17

Inventor: AIZAWA KOICHI; KAKINOTE KEIJI

Applicant: MATSUSHITA ELECTRIC WORKS LTD

Classification:

- international: G03F1/00; H01L21/30; H01L27/12; H01L29/78; G03F1/00; H01L21/02; H01L27/12; H01L29/66; (IPC1-7): G03F1/00; H01L21/30; H01L27/12; H01L29/78

- european:

Application number: JP19870228864 19870911

Priority number(s): JP19870228864 19870911

[View INPADOC patent family](#)

Abstract of JP1072163

PURPOSE: To eliminate the need for mask alignment by forming a mask pattern having the shape conforming to the shape of a thin film pattern from a photosensitive layer and forming a fresh thin film pattern by using this mask pattern. **CONSTITUTION:** The photosensitive layer 3 consisting of a photosensitive material is formed on either the front or rear of a transparent substrate 1 on one face of which the thin film pattern 2 consisting of a light shielding material is previously formed. Light is then projected to the photosensitive layer 3 from the substrate face on the side opposite to the side on which this photosensitive layer 3 is formed to expose the shape of the thin film pattern 2 to the photosensitive layer 3. The photosensitive layer 3 is then developed to form the mask pattern having the shape conforming to the thin film pattern 2 from the photosensitive layer 3 and thereafter, the fresh thin film pattern 46 is formed by using this mask pattern. The need for the mask registration stage which is laborious and difficult is thereby entirely eliminated and the wastefulness in the production of semiconductor devices arising from the mask registration is eliminated.

⑫ 公開特許公報(A)

昭64-72163

⑬ Int.Cl.⁴G 03 F 1/00
H 01 L 21/30
27/12
29/78

識別記号

G C A
3 1 1
3 1 1

庁内整理番号

H-7204-2H
Z-7376-5F
A-7514-5F
A-7925-5F

⑭ 公開 昭和64年(1989)3月17日

審査請求 未請求 発明の数 1 (全11頁)

⑮ 発明の名称 薄膜パターンの形成方法

⑯ 特 願 昭62-228864

⑰ 出 願 昭62(1987)9月11日

⑱ 発 明 者 相 澤 浩 一 大阪府門真市大字門真1048番地 松下電工株式会社内
 ⑲ 発 明 者 柿 手 啓 治 大阪府門真市大字門真1048番地 松下電工株式会社内
 ⑳ 出 願 人 松下電工株式会社 大阪府門真市大字門真1048番地
 ㉑ 代 理 人 弁理士 松本 武彦

明 細 書

1. 発明の名称

薄膜パターンの形成方法

2. 特許請求の範囲

(1) あらかじめ片面に遮光性材料からなる薄膜パターンが形成された透明基板の表裏いずれかの面に感光性物質からなる感光層を形成し、この感光層が形成された側とは反対側の基板面から前記感光層に光を照射して前記薄膜パターンの形状を前記感光層に露光し、現像して前記感光層から前記薄膜パターンに沿った形状のマスクパターンを作成した後、このマスクパターンを用いて新たな薄膜パターンを形成するようにする薄膜パターンの形成方法。

(2) 感光層より作成されるマスクパターンが、透明基板片面に形成された先の薄膜パターン上に絶縁層を介して重なるものであり、このマスクパターンによって形成される新たな薄膜パターンが、このマスクパターン上に薄膜を堆積させた後マスクパターンを除去することで形成される先の薄

膜パターンの反転像であって、前記先の薄膜パターンを制御電極、新たな薄膜パターンを二つの出力電極とし、最後にチャネル領域となる半導体層が積層されて薄膜トランジスタが構成されるようになっている特許請求の範囲第1項記載の薄膜パターンの形成方法。

(3) 感光層より作成されるマスクパターンが透明基板片面に形成された先の薄膜パターン上に重なるものであり、新たな薄膜パターンが、このマスクパターンをマスクとして前記先の薄膜パターンの間に反転像として形成され、先の薄膜パターンの隙間を埋めてパターン表面を平坦化するために用いられる特許請求の範囲第1項記載の薄膜パターンの形成方法。

(4) 感光層より作成されるマスクパターンが、楕型に形成された先の薄膜パターンとは反対側の基板面に形成された透明導電膜上に前記先の薄膜パターンの反転像として形成されるものであるとともに、新たな薄膜パターンが前記マスクパターンをマスクとして前記透明導電膜の不要部分をエ

エッチング除去することで先の薄膜パターンの反転像として反対側の基板面に楕型に形成されるものであって、これら両薄膜パターンは、基板の表裏両面に光の取り出し方向が同一方向である2組の薄膜型電界発光素子が形成されたマルチカラー電界発光素子の各組における基板側の楕型電極層として用いられるようになっている特許請求の範囲第1項記載の薄膜パターンの形成方法。

(5) 基板の表裏両面に光の取り出し方向が同一方向である2組の薄膜型電界発光素子が形成されたマルチカラー電界発光素子を得るにあたり、一方の基板面に形成された楕型電極層たる薄膜パターンの反転像となる、もう一方の楕型電極層たる新たな薄膜パターンを他方の基板面に形成する工程と、両薄膜パターンの間の隙間を埋めパターン表面を平坦化する工程とに用いられる特許請求の範囲第3項または第4項記載の薄膜パターンの形成方法。

3. 発明の詳細な説明

(技術分野)

ると、フォトリソスト層の不要部分が除去されて、前記マスクのパターンに応じたマスクパターンがフォトリソスト層の残存部分によって形成される。このようにして形成されるマスクパターンは、感光性材料がポジ型かネガ型の違いにより、元のパターンそのままか、あるいは、元のパターンを反転させた形状となる。

上記のようにして基板上の前記薄膜表面にレジスト層からなるマスクパターンを形成した後、この薄膜に対するエッチングを行えば、薄膜から薄膜パターンが形成される。そして、以上のようなフォトリソグラフィを各薄膜毎に繰返し行えば、前述したような半導体装置が得られるのである。

また、フォトリソグラフィ技術には、下記のような別の態様もある。これは、一般に、リフトオフ法と呼ばれているフォトリソグラフィ技術である。

まず、シリコン単結晶ウエハやガラス等の基板の表面に、フォトリソスト層を塗布、形成する。

この発明は、半導体装置を構成する各種薄膜パターンの形成方法に関するものである。

(背景技術)

薄膜トランジスタや薄膜型電界発光素子等、多数の薄膜を積層することで形成される半導体装置においては、薄膜に所定のパターンを形成するため、いわゆるフォトリソグラフィ技術が利用される。

従来のフォトリソグラフィ技術の概要を、下記に示す。

まず、シリコン単結晶ウエハやガラス等の基板の表面に、パターン形成すべき薄膜を堆積させる。

つぎに、その上に感光性物質からなる感光層、いわゆる、フォトリソスト層を塗布、形成する。

そして、このフォトリソスト層に、形成したいパターンの描かれたマスクを介して紫外線等の光による露光を行い、前記パターンをフォトリソスト層に焼き付ける。

このあと、このフォトリソスト層を現像処理す

つぎに、このフォトリソスト層に、形成したいパターンの描かれたマスクを介して紫外線等の光による露光を行い、前記パターンをフォトリソスト層に焼き付ける。

このあと、このフォトリソスト層を現像処理すると、フォトリソスト層の不要部分が除去されて、前記マスクのパターンに応じたマスクパターンがフォトリソスト層の残存部分により形成される。形成されるマスクパターンにポジ型とネガ型があることは、先の場合と同様である。

上記のようにして基板表面にマスクパターンを形成した後、その上に、このマスクパターンの形状を写すべき薄膜を堆積させる。

そして、フォトリソスト層除去のための液（レジストリムーバ）を用いて前記マスクパターンを除去すれば、レジストパターン上の薄膜が同時に除去されるため、基板上には、前記マスクパターンの形成されていなかった部分の薄膜が、マスクパターンの反転像たる薄膜パターンとして残る。上記の工程を各薄膜毎に繰返せば、同様に半導

体装置が得られるのである。

上記のようなフォトリソグラフィ技術を利用した半導体装置の製造においては、積層される多数の薄膜それぞれの薄膜パターン同士をいかに精度よく合わせるか、と云うことが、装置の性能、歩留まり等を左右し、生産管理上の重要なポイントとなる。つまり、半導体装置では、各層の薄膜パターンの組み合わせによって必要な素子を形成しているため、各薄膜パターンにずれが生じると、全く素子が形成されなかったり、所期の性能を有する素子が得られなかったりするものである。

ところが、従来のフォトリソグラフィ技術では、前述したように、各薄膜パターンの形成に、所定のパターンの描かれたマスクを使用しているため、各薄膜間のパターン合わせの精度は、ほぼ一義的に、このマスク合わせの精度によって左右されてしまうことになる。

このため、従来の半導体装置の製造においては、いかにマスク合わせの精度を向上するか、と云う点に、生産力や生産技術の大半を費やしている

のが現状である。

(発明の目的)

この発明は、上記事情に鑑みてなされたものであって、一切マスク合わせが不要な薄膜パターンの形成方法を提供し、半導体装置の製造におけるムダを無くすることを目的としている。

(発明の開示)

上記目的を達成するため、この発明は、あらかじめ片面に透光性材料からなる薄膜パターンが形成された透明基板の表裏いずれかの面に感光性物質からなる感光層を形成し、この感光層が形成された側とは反対側の基板面から前記感光層に光を照射して前記薄膜パターンの形状を前記感光層に露光し、現像して前記感光層から前記薄膜パターンに沿った形状のマスクパターンを作成した後、このマスクパターンを用いて新たな薄膜パターンを形成するようにする薄膜パターンの形成方法を要旨としている。

以下に、この発明を、その工程の一例をあらわす図面を参照しつつ、詳しく説明する。

まず、第1図(a)~(d)の例について、説明する。

この例は、あらかじめ透明基板上に形成された先の薄膜パターン(第1の薄膜パターン)より作られる新たな薄膜パターン(第2の薄膜パターン)が、前記第1の薄膜パターンの隙間を埋めてパターン表面を平坦化するために用いられるものである場合をあらわしている。

まず、石英ガラス等からなる透明基板1上に、Al等の透光性材料からなる第1の薄膜パターン2…を形成する(第1図(a))。

この第1の薄膜パターン2…は、真空蒸着法、スパッタリング法、CVD法、湿式メッキ法等の通常の方法により基板全面に形成した薄膜に対し、通常のフォトリソグラフィ技術によりパターン形成したり、あらかじめマスクパターンを用いつつ上記各膜形成法による膜形成を行うことで作成することができる。

つぎに、この第1の薄膜パターン2…の上の基板全面に、フォトレジスト層3を塗布形成する(第1図(b))。

そして、このフォトレジスト層3に、透明基板1の反対側(図では下側)から、この透明基板を透過し、かつ前記フォトレジスト層3を感光させることのできる紫外線等の光を照射し、フォトレジスト層3に前記第1の薄膜パターン2…のパターンを焼き付ける(第1図(c))。そうすると、第1の薄膜パターン2…によって隠されて光が照射されなかった部分3a…と、照射された部分3b…とは、その溶剤に対する溶解性等の性質が違ったものとなる。たとえば、この例では、フォトレジスト層がポジ型であるため、光の照射された部分3b…は照射されなかった部分3a…よりも、現像液たる溶媒に溶解し易くなる。

そこで、前記溶媒により現像を行うと、第1図(d)にみるように、光の照射された部分3b…は除去され、第1の薄膜パターン2…上には光の照射されなかった部分3a…が、マスクパターンとして残される。

つぎに、上記基板の全面にわたって、二酸化珪素(SiO₂)等の絶縁性薄膜4を、たとえば真空蒸

着法、スパッタリング法、CVD法等の方法により、前記第1の薄膜パターン2…と、ほぼ同じ膜厚になるように堆積する(第1図(e))。

そして、前記第1の薄膜パターン2…上のマスクパターン3a…を、その除去のための液(レジストリムーバ)を用いて除去すると、第1図(f)にみるように、その上に堆積されていた前記絶縁性薄膜4の部分4a…が一緒に除去され、第1の薄膜パターン2…の隙間を埋めるように第2の薄膜パターン4b…が形成される。

この第2の薄膜パターン4b…は、前述したように、第1の薄膜パターン2…と、ほぼ同じ膜厚であるため、結果として、パターン表面が平坦化されるのである。

従来のフォトリソグラフィ技術では、第2図にみるように、フォトリジスト層3へのパターンの焼き付けを、パターン5…の形成されたマスク6により行っていたため、前述したように、先に基板1上に形成されている第1の薄膜パターン2…とマスク6との位置合わせが、第2の薄膜パター

ン形成上最大のネックとなっていた。正確なマスク合わせができないと、第1の薄膜パターン2…の隙間に第2の薄膜パターンを正しく嵌め合わせることができず、却って、パターンの平坦化ができなくなってしまうのである。

これに対し、この例においては、第1の薄膜パターン2…自身により、第2の薄膜パターン4b…形成のための、フォトリジスト層3へのパターンの焼き付けを行うようになっているため、マスク合わせの工程は全く不要になる。

以上のような、この例のパターン表面の平坦化は、たとえば、第3図にみるような薄膜型電界発光素子(図のものは、楕円面から、X-Yドットマトリクス二重絶縁型交流駆動電界発光素子とも云う)における、基板側の楕型電極層に利用される。

このX-Yドットマトリクス二重絶縁型交流駆動電界発光素子は、その名のとおり、マンガン添加硫化亜鉛等の蛍光体薄膜からなる発光層7の上下に、互いに直交する二つの楕型電極層2…、8

…が、絶縁体からなる誘電層9、10を介して形成されてなる。誘電層9としては酸化イットリウム等の絶縁体(誘電体)が用いられ、誘電層10としてはチタン酸ストロンチウム等の絶縁体(誘電体)が用いられる。また、楕型電極層8…としては、発光層7から発する光を取り出すため、スズを添加した酸化イットリウム等の透明導電材が使用される。

このようなX-Yドットマトリクス二重絶縁型交流駆動電界発光素子は、上下両楕型電極層2…、8…のうちの所定の電極層2、8間に交流電圧を印加すると、その所定の電極層2、8の交わった発光層7の部分が、発光点として部分的に発光することを利用したもので、各楕型電極層2…、8…に所定のパターンで電圧を印加することにより、絵や文字を表示できるようになっている。

上記のようなX-Yドットマトリクス二重絶縁型交流駆動電界発光素子を製造する際、基板1上に形成される下側の楕型電極層2…のパターン表面を平坦化しないと、第4図にみるように、その

上に積層される各層7、8、9、10が、この楕型電極層2…により形成されるパターンの凹凸に従って波状に形成される。このため、各層の膜厚に不均一が発生し、絶縁破壊や発光の不均一が生じ易くなる。

これに対し、第3図にみるように、下側の楕型電極層2…のパターン表面を、前記第2の薄膜パターン4b…によって平坦化すると、その上に積層される各層7、8、9、10も平滑で均一なものになるため、上記のような不都合が生じないのである。

つぎに、この発明の薄膜パターンの形成方法の別の例について、第5図(a)~(e)を参照しつつ、説明する。

この例は、この発明の薄膜パターンの形成方法により、薄膜トランジスタを製造する場合をあらわしている。

まず、石英ガラス等からなる透明基板1上に、Al等の遮光性材料からなり、薄膜トランジスタの制御電極(ゲート電極)となる第1の薄膜パター

ン2を形成する(第5図(a))。

この第1の薄膜パターン2は、先の例と同様、真空蒸着法、スパッタリング法、CVD法、湿式メッキ法等の通常の方法により基板全面に形成した薄膜に対し、通常のフォトリソグラフィ技術によりパターン形成したり、あらかじめマスクパターンを用いつつ上記各膜形成法による膜形成を行うことで作成することができる。

つぎに、薄膜パターン2を覆うように、基板1上に、窒化珪素(SiN)等からなるゲート絶縁のための絶縁層11を、CVD法等の方法で形成し(第5図(b))、さらに、この絶縁層11の上の基板全面に、フォトリソグラフ層3を塗布形成する(第5図(c))。

そして、このフォトリソグラフ層3に透明基板1の反対側(図では下側)から、この透明基板を透過し、かつ前記フォトリソグラフ層3を感光させることのできる紫外線等の光を照射し、フォトリソグラフ層3に前記第1の薄膜パターン2のパターンを焼き付ける(第5図(d))。そうすると、この例

る。

最後に、上記のようにして形成された第2の薄膜パターン12a、12bの末端が両側から少し出るような形状に、アモルファスシリコン薄膜等からなり、薄膜トランジスタのチャネル領域となる半導体層13を、通常のフォトリソグラフィ技術等によって積層すれば、薄膜トランジスタが完成する(第5図(e))。

従来のフォトリソグラフィ技術では、やはり、第1図にみるように、フォトリソグラフ層3へのパターンの焼き付けを、パターン5の形成されたマスク6により行っていた。このため、正確なマスク合わせができないと、制御電極2と両出力電極12a、12b、チャネル領域13の位置関係を正しく配置できなくなってしまう恐れがあった。

これに対し、この例においては、第1の薄膜パターン2…自身により、第2の薄膜パターン12a、12b形成のための、フォトリソグラフ層3へのパターンの焼き付けを行うようになっているため、マスク合わせの工程は全く不要で、かつ、各

においても、フォトリソグラフ層はポジ型であるため、光の照射された部分3bは第1の薄膜パターン2によって隠されて光が照射されなかった部分3aに比べ、現像液たる溶媒に溶解し易くなる。

そこで、前記溶媒により現像を行うと、第5図(e)にみるように、光の照射された部分3bは除去され、第1の薄膜パターン2上には光の照射されなかった部分3aが、マスクパターンとして残される。

つぎに、第1の薄膜パターン2とマスクパターン3aとを覆うように、Al等からなる導電性薄膜12を、真空蒸着法等の方法で形成する(第5図(f))。

そして、前記第1の薄膜パターン2上のマスクパターン3aを、その除去のための液(レジストリムーバ)を用いて除去すると、第5図(f)にみるように、その上に堆積されていた前記導電性薄膜12の一部と一緒に除去され、薄膜トランジスタの両出力電極(ソース電極、ドレイン電極)となる第2の薄膜パターン12a、12bが形成され

部分の位置関係を極めて正確に配置できるようになるのである。

つぎに、この発明の薄膜パターンの形成方法の、さらに別の例について、第6図(a)~(d)を参照しつつ、説明する。

この例は、第9図にみるように、透明基板1の表裏両面に、光の取り出し方向が同一(図では上向き)である2組の薄膜型電界発光素子が形成されたマルチカラー電界発光素子の、各組における基板側の楕円型電極層2…、14a…として用いられる一対の薄膜パターンの製造に用いられるものである。

まず、石英ガラス等からなる透明基板1上に、Al等の透光性材料からなり、図では基板上側の薄膜型電界発光素子の楕円型電極層となる第1の薄膜パターン2…を形成する(第6図(a))。

この第1の薄膜パターン2…は、やはり、先の二つの例と同様に、真空蒸着法、スパッタリング法、CVD法、湿式メッキ法等の通常の方法により基板全面に形成した薄膜に対し、通常のフォ

リソグラフィ技術によりパターン形成したり、あらかじめマスクパターンを用いつつ上記各膜形成法による膜形成を行うことで作成することができる。

つぎに、薄膜パターン2…が形成された側とは反対側の基板面に、たとえば、スズを添加した酸化インジウム等からなる透明導電膜14を、スパッタリング等の方法で形成する(第6図(c))。

そして、この透明導電膜14を覆うように、基板面にフォトリソグレイスト層3を塗布形成する(第6図(d))。

そのあと、このフォトリソグレイスト層3に対し、透明基板1の反対側(図では上側)から、透明基板を透過し、かつ前記フォトリソグレイスト層3を感光させることのできる紫外線等の光を照射し、フォトリソグレイスト層3に前記第1の薄膜パターン2…のパターンを焼き付ける(第6図(e))。そうすると、第1の薄膜パターン2…によって隠されて光が照射されなかった部分3a…と、照射された部分3b…とは、その溶剤に対する溶解性等の性質が違

ったものとなる。たとえば、この例では、フォトリソグレイスト層がネガ型であるため、先の二つの例とは逆に、光の照射されなかった部分3a…が、照射された部分3b…よりも、現像液たる溶媒に溶解し易くなる。

そこで、前記溶媒により現像を行うと、第6図(e)にみるように、光の照射されなかった部分3a…は除去され、透明導電膜14上には光の照射された部分3b…が、マスクパターンとして残される。

つぎに、上記透明導電膜14をマスクパターン3b…を介して、たとえば塩酸等によりエッチングすると、マスクパターン3b…によって覆われていなかった部分の透明導電膜14が除去され、マスクパターン3b…によって覆われていた部分により、第2の薄膜パターン14a…が形成される(第6図(f))。

この後、マスクパターン3b…を、その除去のための液(レジストリムーバ)を用いて除去すると、第6図(g)にみるように、互いに反転像の関係

にある2組の櫛型電極層2…、14a…が、基板1の表裏両面に形成される。

従来のフォトリソグラフィ技術では、やはり、第8図にみるように、フォトリソグレイスト層3へのパターンの焼き付けを、パターン5の形成されたマスク6により行っていた。このため、正確なマスク合わせができないと、両櫛型電極層2…、14a…の位置関係を正しく配置できなくなってしまう恐れがあった。しかも、この場合、焼き付けるべきフォトリソグレイスト層3が、先の薄膜パターン2…の裏側にあるため、先の二つの場合に比べ、マスク合わせがより難しかった。

これに対し、この例においては、第1の薄膜パターン2…自身により、第2の薄膜パターン14a…形成のための、フォトリソグレイスト層3へのパターンの焼き付けを行うようになっているため、マスク合わせの工程は全く不要で、かつ、各部分の位置関係を極めて正確に配置できるようになるのである。

以上のような、この例により製造される第1お

よび第2の薄膜パターン、すなわち、両櫛型電極層2…、14a…は、前述したように、第9図にみるマルチカラー電界発光素子に用いられる。

このマルチカラー電界発光素子は、前記両櫛型電極層2…、14a…の上に、それぞれ、第1誘電層15、19、発光層16、20、第2誘電層17、21が積層され、さらに、その上に、前記櫛型電極層2…、14a…と直交する櫛型電極層18…、22…が形成されてなるものである。

第1誘電層15、19は、共に酸化イットリウム等からなり、第2電極層17、21は、共にチタン酸ストロンチウム等によって形成される。櫛型電極層2…、14a…と接する第1誘電層15、19は、その上に積層される各層を平滑で均一なものとするため、先の第1図(e)～(f)の技法を用いて、パターン表面を平坦化した上で積層するようにすればよい。平坦化のための薄膜パターン15a…、19a…には、これら第1誘電層と同じか、または異なる絶縁体を使用することができる。

その名のとおりに、このマルチカラー電界発光素子は、基板両面の素子が違う色の光を発しなければならないから、発光層16、20は、互いに異なった材料で形成される必要がある。たとえば、発光層16を弗化テルビウムを添加した硫化亜鉛で、発光層20をマンガンを添加した硫化亜鉛で、それぞれ、形成するようにすれば、発光層16は緑色に、発光層20は黄橙色に発光するようになる。

図のマルチカラー電界発光素子は、光の取り出し方向が上向きであるため、基板表裏の両素子の上面の楕型電極層18…、14a…は透明導電膜で形成される必要がある。一方、その反対側の楕型電極層2…、22…の材料は限定されないが、光を上側に集中するためには、AlやAg等の、光を反射し得る材料で形成することが好ましい。

上記各層の形成には、真空蒸着法やスパッタリング法等の通常の方法が採用される。

上記のような、マルチカラー電界発光素子を上からみると、第10図のようになる。図から判る

ように、楕型電極層2…と14a…、18…と22…は、それぞれ、の交点によって発光層16、20に形成される発光点が重なり合わないよう、互いに反転像の関係にある。

ここで、楕型電極層2…の真中の電極層2と、楕型電極層18…の真中の電極層18との間に電圧を印加すると、図中斜線で示した部分の発光層16(発光点)が発光する。一方、楕型電極層14a…の真中の電極層14aと、楕型電極層22…の真中の電極層22との間に電圧を印加すると、図中網線で示した部分の発光層20(発光点)が発光する。両発光層16、20は、前述したように、その発光色が違い、しかも、発光点の発光強度は、印加電圧の大小に比例するため、たとえば、発光する発光点の数や、それぞれの発光点の輝度を変えることにより、様々な色調を表現することが可能である。

上記のような各楕型電極層のうち、基板側の楕型電極層2…、14a…を互いの反転像として形成するには、上述したとおり、この発明の薄膜パ

ターンに形成方法が採用される。これは、この両楕型電極層のうち、光の取り出し側(上側)の楕型電極層2…が、前述したように光を通さない材料で形成されているため、両者が重なって、下側の発光層20からの発光が、上側の楕型電極層2…によって妨げられるのを防ぐためである。つまり、この発明の薄膜パターンの形成方法によれば、難しいマスク合わせなしに、両楕型電極層2…、14a…の厳密な位置合わせが可能となる。

一方、楕型電極層18…と22…においては、光の取り出し側(上側)の楕型電極層18…が透明導電膜でできているため、厳密な位置合わせを要しない。このため、これら楕型電極層18…、22…は、通常の方法により形成すればよい。

なお、これまでは、この発明の薄膜パターンの形成方法について、上記各例に基づいてのみ、説明してきたが、この発明は上記例に限定されるものではない。

たとえば、上記例は、それぞれ、この発明の薄膜パターンの形成方法を、薄膜トランジスタや薄

膜型電界発光素子の製造に用いていたが、その他の半導体装置に用いることもできる。

要するに、あらかじめ片面に遮光性材料からなる薄膜パターンが形成された透明基板の表裏いずれかの面に感光性物質からなる感光層を形成し、この感光層が形成された側とは反対側の基板面から前記感光層に光を照射して前記薄膜パターンの形状を前記感光層に露光し、現像して前記感光層から前記薄膜パターンに沿った形状のマスクパターンを作成した後、このマスクパターンを用いて新たな薄膜パターンを形成するのであれば、その他の構成は特に限定されないのである。

(発明の効果)

この発明の薄膜パターンの形成方法は、以上のようにあり、あらかじめ片面に遮光性材料からなる薄膜パターンが形成された透明基板の表裏いずれかの面に感光性物質からなる感光層を形成し、この感光層が形成された側とは反対側の基板面から前記感光層に光を照射して前記薄膜パターンの形状を前記感光層に露光し、現像して前記感光層

から前記薄膜パターンに沿った形状のマスクパターンを作成した後、このマスクパターンを用いて新たな薄膜パターンを形成するようになっており、煩雑で難しいマスク合わせの工程が一切不要なため、マスク合わせに伴う半導体装置の製造におけるムダを無くすることが可能となる。

4. 図面の簡単な説明

第1図はこの発明の薄膜パターンの形成方法をパターン表面の平坦化に用いる例をあらわす図であって、同図(a)は透明基板上に第1の薄膜パターンを形成した状態をあらわす層構成図、同図(b)は第1の薄膜パターンの上にフォトリソ層を形成した状態をあらわす層構成図、同図(c)はフォトリソ層が形成された側とは反対側の基板面より光を照射してフォトリソ層に第1の薄膜パターンを焼き付けている状態をあらわす層構成図、同図(d)は焼き付けたパターンを現像してマスクパターンを形成した状態をあらわす層構成図、同図(e)はマスクパターンの上から第2の薄膜パターンとなる絶縁性薄膜を積層した状態をあらわす層

構成図、同図(f)はマスクパターンを除去し第2の薄膜パターンにより第1の薄膜パターン表面の平坦化を完成した状態をあらわす層構成図、第2図は従来のマスク合わせによるパターン焼き付けによりパターン表面の平坦化を行う状態をあらわす層構成図、第3図は上記パターンの平坦化により作成した薄膜型電界発光素子の状態をあらわす層構成図、第4図は上記パターンの平坦化を用いずに作成した従来の薄膜型電界発光素子の状態をあらわす層構成図、第5図はこの発明の薄膜パターンの形成方法を薄膜トランジスタの製造に用いる例をあらわす図であって、同図(a)は透明基板上に制御電極たる第1の薄膜パターンを形成した状態をあらわす層構成図、同図(b)は第1の薄膜パターンの上にゲート絶縁のための絶縁層を形成した状態をあらわす層構成図、同図(c)は絶縁層の上にフォトリソ層を形成した状態をあらわす層構成図、同図(d)はフォトリソ層が形成された側とは反対側の基板面より光を照射してフォトリソ層に第1の薄膜パターンを焼き付けている状態

をあらわす層構成図、同図(e)は焼き付けたパターンを現像してマスクパターンを形成した状態をあらわす層構成図、同図(f)はマスクパターンの上から第2の薄膜パターンとなる導電性薄膜を積層した状態をあらわす層構成図、同図(g)はマスクパターンを除去し第2の薄膜パターンたる両出力電極層を形成した状態をあらわす層構成図、同図(h)は両出力電極層の上にチャネル領域となる半導体層を形成した状態をあらわす層構成図、第6図はこの発明の薄膜パターンの形成方法を同一方向に光が取り出されるようになっている2組の薄膜型電界発光層が基板の両面に形成されてなるマルチカラー電界発光素子の製造に用いる例をあらわす図であって、同図(a)は透明基板上に一方の側の薄膜型電界発光素子の基板側の楕型電極層たる第1の薄膜パターンを形成した状態をあらわす層構成図、同図(b)は反対側の基板面に他方の側の薄膜型電界発光素子の基板側の楕型電極層となる透明導電膜を形成した状態をあらわす層構成図、同図(c)は透明導電膜の上にフォトリソ層を形成した状

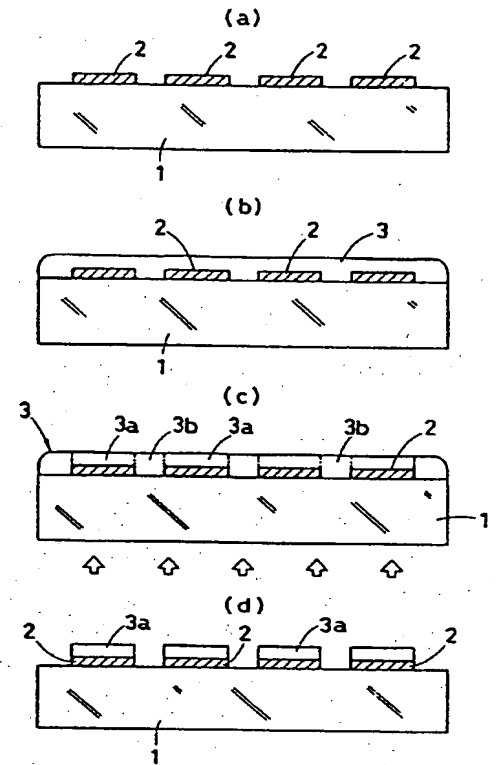
態をあらわす層構成図、同図(d)はフォトリソ層が形成された側とは反対側の基板面より光を照射してフォトリソ層に第1の薄膜パターンを焼き付けている状態をあらわす層構成図、同図(e)は焼き付けたパターンを現像してマスクパターンを形成した状態をあらわす層構成図、同図(f)はマスクパターンを介して透明導電膜をエッチングし第2の薄膜パターンを形成した状態をあらわす層構成図、同図(g)はマスクパターンを除去した状態をあらわす層構成図、第7図は従来のマスク合わせによるパターン焼き付けにより薄膜トランジスタの製造を行う状態をあらわす層構成図、第8図は従来のマスク合わせによるパターン焼き付けによりマルチカラー電界発光素子の製造を行う状態をあらわす層構成図、第9図はこの発明の薄膜パターンの製造方法によって製造されるマルチカラー電界発光素子の一例をあらわす層構成図、第10図はこのマルチカラー電界発光素子における発光の一例をあらわす説明図である。

1…透明基板 2…第1の薄膜パターン(遮光

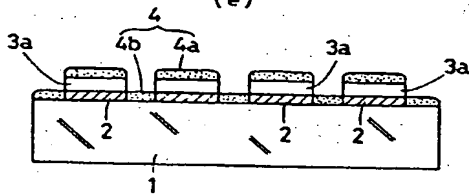
性材料からなる薄膜パターン) 3…フォトレジスト層 (感光性物質からなる感光層) 3a、3b…マスクパターン 4b、12a、12b、14a…第2の薄膜パターン (新たな薄膜パターン)

代理人 弁理士 松 本 武 彦

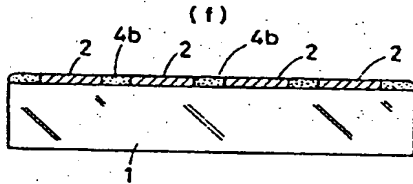
第 1 図



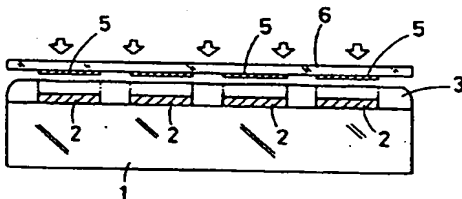
第 1 図
(e)



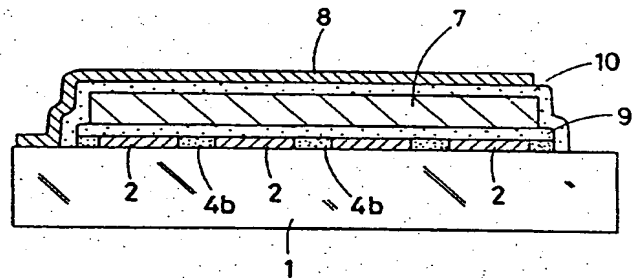
(f)



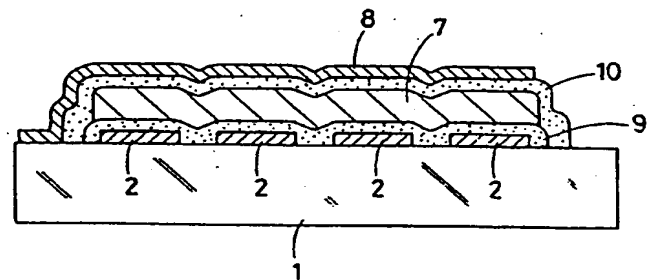
第 2 図



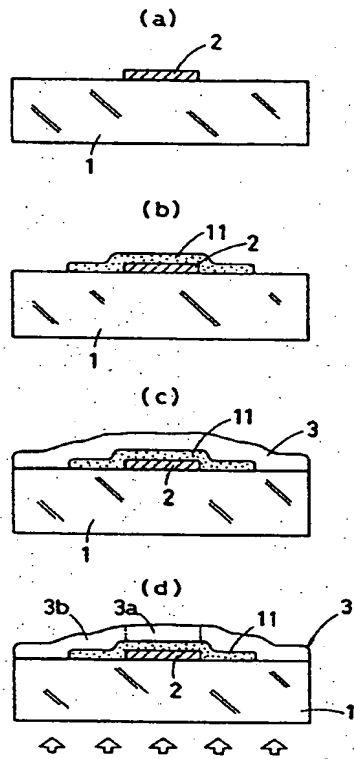
第 3 図



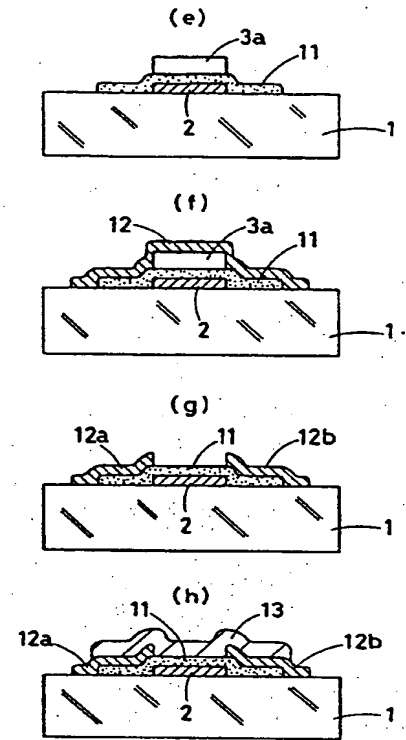
第 4 図



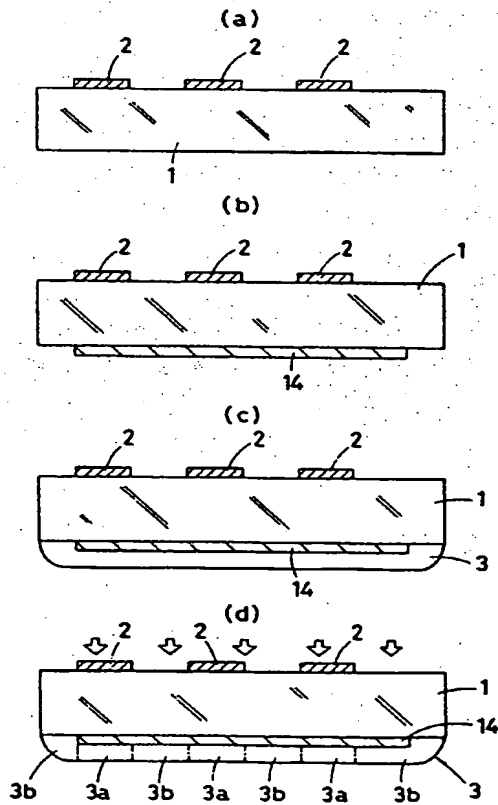
第5圖



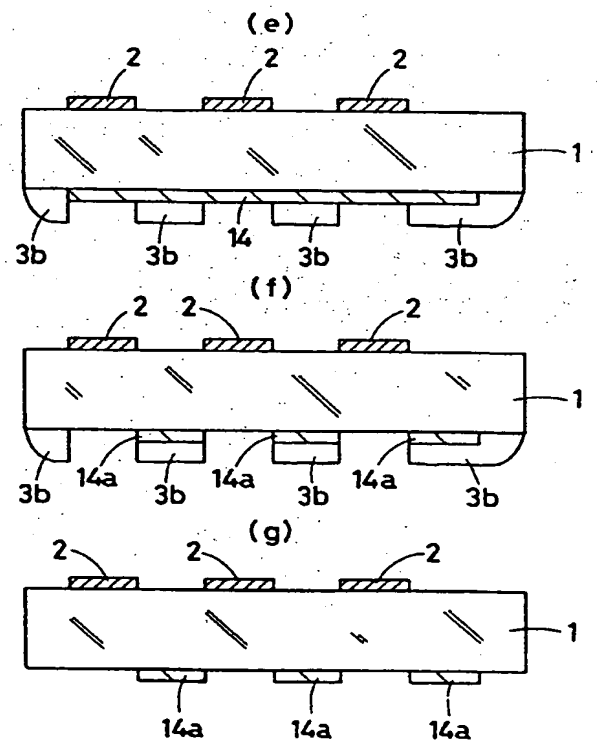
第5圖



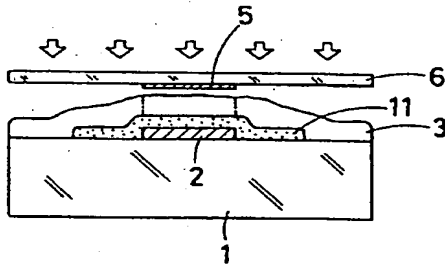
第6圖



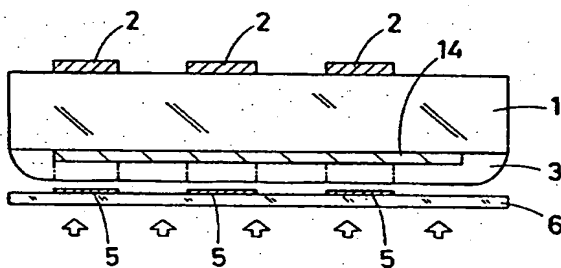
第6圖



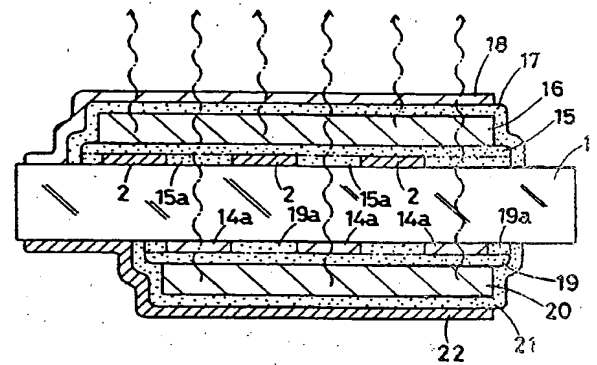
第 7 図



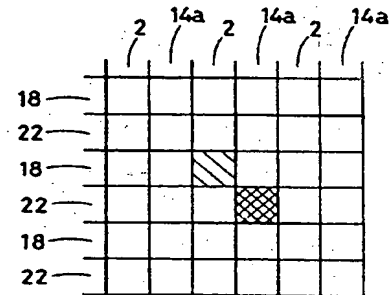
第 8 図



第 9 図



第10図



手続補正書 (自発)



昭和62年12月 1日

特許庁長官 殿

1. 事件の表示

昭和62年特許願第228864号

2. 発明の名称

薄膜パターンの形成方法

3. 補正をする者

事件との関係

特許出願人

住 所

大阪府門真市大字門真1048番地

名 称 (583)

松下電工株式会社

代 表 者

代表取締役 藤 井 貞 夫

4. 代 理 人

住 所

〒530 大阪市北区天神橋2丁目4番17号

千代田第一ビル8階

電 話 (06) 352-6846

氏 名 (7346)

弁理士 松 本 武 彦



5. 補正により増加する発明の数

な し

6. 補正の対象

別紙のとおり

7. 補正の内容

別紙のとおり

6. 補正の対象

明細書

7. 補正の内容

(1) 明細書第13頁第7行に「酸化イットリウム」とあるを、「酸化インジウム」と訂正する。

(2) 明細書第24頁第16行ないし同頁第17行に「表現するうこと」とあるを、「表現すること」と訂正する。

P62-228864

特許庁
12. 3